

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-098021

(43)Date of publication of application : 14.04.1998

(51)Int.CI.

H01L 21/3065

(21)Application number : 08-248081

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 19.09.1996

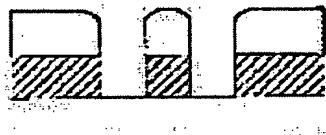
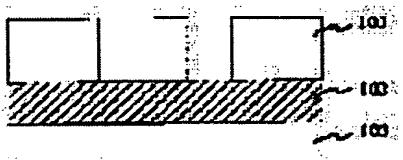
(72)Inventor : KAWAHARA TAKASHI

(54) METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of manufacturing a semiconductor device, capable of selectively opening a precise microscopic hole for connection in a silicon oxide.

SOLUTION: A microscopic connecting hole is formed in a silicon oxide film 102, through plasma etching with a mixture of a fluorocarbon compound expressed by a general formula C_mF_n (where m and n are natural numbers expressing atomicity and fulfil the requirement $m \geq 2, n \leq 2m$), oxygen, and an inert-gas such as Ar gas. The etching process of the silicon oxide film 102 is divided into two processes: a partial-etching process just prior to exposing an active substratum material layer and an over-etching process after that, a microscopic connecting hole is opened in a silicon oxide film by decreasing the content ratio of the inert gas to the composition of an etching gas in the over-etching process.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-98021

(43)公開日 平成10年(1998)4月14日

(51) Int.Cl.⁶

H 01 L 21/3065

識別記号

F I

H 01 L 21/302

F

審査請求 未請求 請求項の数4 OL (全5頁)

(21)出願番号 特願平8-248081

(22)出願日 平成8年(1996)9月19日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 川原 敏

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(74)代理人 弁理士 鈴木 喜三郎 (外2名)

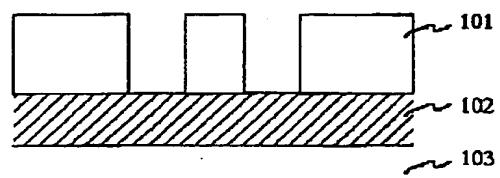
(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

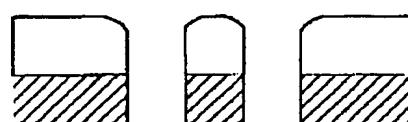
【課題】酸化シリコンに微細な接続孔を開口する際、高選択で精度の良い半導体装置の製造方法を提供する。

【解決手段】一般式が $C_m F_n$ (ただし m, n は原子数を示す自然数であり、 $m \geq 2, n \leq 2m$ の条件を満足する。) で表されるフルオロカーボン化合物と、酸素に Ar ガスのような不活性ガスを混合し、プラズマ化してエッティングすることにより、酸化シリコン膜に微細な接続孔を開口する。また、酸化シリコン膜のエッティングを下地材料層が露出する直前までのバーシャルエッティング工程とそれ以降のオーバーエッティング工程の2工程に分け、オーバーエッティング工程においてエッティングガスの組成における不活性ガスの含量比を減することにより、酸化シリコン膜に微細な接続孔を開口する。

(a)



(b)



【特許請求の範囲】

【請求項1】一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物と、酸素と不活性ガスを含むエッティングガスを用いてシリコン化合物層をエッティングすることを特徴とする半導体装置の製造方法。

【請求項2】一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物と、酸素と不活性ガスを含むエッティングガスを用いてシリコン化合物層を実質的にその層厚を越えない深さまでエッティングするバーシャルエッティング工程と、前記不活性ガスを前記バーシャルエッティング工程におけるよりも減じてなるエッティングガスを用いて前記シリコン化合物層の残余部をエッティングするオーバーエッティング工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】請求項1、2記載の一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物として $C_4 F_8$ を用いることを特徴とする半導体装置の製造方法。

【請求項4】請求項1、2記載の不活性ガスとしてアルゴンを用いることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造方法において、特に酸化シリコン膜のエッティング方法に関するものである。

【0002】

【従来の技術】半導体装置における微細化に伴い、特に酸化シリコン膜の穴加工においてはデバイスの高速化や微細化を図るために不純物拡散領域の接合深さが浅くなり、また各種材料層も薄くなっているため、対下地選択性に優れたダメージの少ないエッティング技術が要求されてきている。また、レジストの後退によるわずかな寸法変換差も許容されなくなってきており、対レジスト選択性の向上も重要となってきた。従来の高選択性加工技術として特開平6-208974等がある。これは、 $C_4 F_8$ ガスに対する酸素含有ガスの容積比が $1/8 \sim 1$ である混合ガスをECRによりプラズマ化してエッティングを行うことにより、フォトレジスト及び多結晶シリコンのエッティング速度より酸化シリコンのエッティング速度比を充分大きくすることができるので選択的に酸化シリコンのエッティングを行うことが可能であるというものである。

【0003】

【発明が解決しようとする課題】しかしながらこれらの方法では下地選択性に関しては良好な結果が得られるが、今後のアスペクト比の大きい深い穴加工を行う際、

エッティング速度が 500 nm 程度と低く、フォトレジストとの選択性も $3 \sim 8$ 程度でフォトレジストの後退量が大きくなる。酸化シリコン膜 1500 nm の基板をエッティングする場合には、オーバーエッチング量を 50% とするとエッティング時間は約 270 秒 となり、その結果図4に示すように穴の開口部が大きくなり、寸法変換差も $0.50\mu\text{m}$ のフォトレジスト寸法に対して $0.65\mu\text{m}$ と $0.15\mu\text{m}$ 程度大きくなってしまう。よって、今後の微細加工には対応できないという課題を有していた。

【0004】

【課題を解決するための手段】本発明の半導体装置の製造方法は、一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物と、酸素と不活性ガスを含むエッティングガスを用いてシリコン化合物層を実質的にその層厚を越えない深さまでエッティングするバーシャルエッティング工程と、前記不活性ガスを前記バーシャルエッティング工程におけるよりも減じてなるエッティングガスを用いて前記シリコン化合物層の残余部をエッティングするオーバーエッティング工程とを有することを特徴とする。

【0005】本発明の半導体装置の製造方法は、一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物と、酸素と不活性ガスを含むエッティングガスを用いてシリコン化合物層を実質的にその層厚を越えない深さまでエッティングするバーシャルエッティング工程と、前記不活性ガスを前記バーシャルエッティング工程におけるよりも減じてなるエッティングガスを用いて前記シリコン化合物層の残余部をエッティングするオーバーエッティング工程とを有することを特徴とする。

【0006】本発明の半導体装置の製造方法は、請求項1、2記載の一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物として $C_4 F_8$ を用いることを特徴とする。

【0007】

【作用】本発明の方法は、一般式が $C_m F_n$ （ただし m 、 n は原子数を示す自然数であり、 $m \geq 2$ 、 $n \leq 2m$ の条件を満足する。）で表されるフルオロカーボン化合物と、酸素にArガスのような不活性ガスを混合し、プラズマ化してエッティングすることにより、不活性ガスのイオンのスパッタ効果によりウエハーに対して垂直方向のエッティング量が多くなる。これにより酸化シリコン膜のエッティング速度を増大させ、フォトレジストの後退量を減少させる作用を有する。

【0008】本発明は、以上のような考え方を基本としているが、さらに一層の高選択性化、低ダメージ化、低汚染化を目指す方法も提案する。それは酸化シリコン膜のエッティングを下地材料層が露出する直前までのバーシャルエッティング工程とそれ以降のオーバーエッティング工程の2工程に分け、オーバーエッティング工程においてエッティングガスの組成における不活性ガスの含量比を減ずる方法である。この方法によれば酸化シリコン膜のうち下地との界面付近において不活性ガスのスパッタ効果がバ

一シャルエッティング工程に比べて低下するため、より一層の高選択化と低ダメージ化が実現できる作用を有する。

【0009】

【発明の実施の形態】以下、本発明について実施例に基づき詳細に説明する。また、本実施例は穴加工に適用し、C4F8/O2/Ar混合ガスを用いて酸化シリコン膜をエッティングした例である。図3は本実施例において用いたECR型プラズマエッティング装置を示す模式的断面図である。図中301はステンレス鋼製のプラズマ生成室であり、プラズマ生成室301の上壁中央には石英ガラス板からなるマイクロ波導入窓302が閉鎖状態で備えられている。そしてこのマイクロ波導入窓302の上側には導波管303が配設されており、導波管303の他端側はマイクロ波発振器304に接続されている。

【0010】一方プラズマ生成室301の下側には反応室305が連設されており、プラズマ生成室301と反応室305との間にはプラズマ引出窓306が取り付けられている。反応室305底部にはプラズマ引出窓306と対向する位置に試料台307が配設されており、この試料台307の上面に電極308が埋設されている。そしてこの試料台307上面に試料である半導体基板309が静電吸着等の手段により着脱可能に装着されている。前記電極308は高周波電源310に接続されており、この高周波電源310には直流電源311が接続されている。さらに反応室305にはガス導入管312及び真空ポンプ313が配設されている。

【0011】またプラズマ生成室301及び導波管303の一部の外周側に励磁コイル314が周設されており、反応室305上部の外周側に励磁コイル315が周設されている。試料台307下部の外周側に励磁コイル316が周設されており、これら励磁コイル314, 315, 316は図示しない直流電源に接続されている。

【0012】次に以上の如く構成されたECR型プラズマエッティング装置の動作について説明する。マイクロ波発振器304により発せられたマイクロ波は導入管303を通りマイクロ波導入窓302を経てプラズマ生成室301へ導入される。マイクロ波に対して空洞共振器として働くこのプラズマ生成室301ではマイクロ波放電により生成された電子が励磁コイル314による磁界により螺旋運動を行い、マイクロ波周波数(2.45GHz)に対して875Gaussの磁界が形成されると電子はサイクロトロン共鳴し、多くの気体分子は電離してプラズマを生成する。励磁コイル314, 315, 316により反応室305へ向けて磁束密度が低くなる発散磁界を形成してあり、これにより前記プラズマは反応室305へ導入される。反応室305は真空ポンプ313により排気を行いガス導入管312より所望のガス雰囲気としておく。

【0013】一方電極308は高周波電源310により

誘起されるバイアス電界を半導体基板309表面に作用させ、イオンの運動エネルギー、運動方向を制御する。また直流電源311により半導体基板309は電極308に静電吸着させてある。

【0014】次にこの装置を用いた第1実施例及びその結果について説明する。試料である半導体基板としては図1の(a)に示す、基板シリコン上に酸化シリコン膜を約1500nm形成し、その一部にフォトレジスト膜を形成したものを用いた。先ず真空ポンプ313により反応室305のガス圧力を 1×10^{-4} Torr以下にした後、C4F8ガス4.5sccmとO2ガス1.4sccmに対してArガスを2.50sccmの各々の割合で混合したガスを別々にガス導入管312より導入し、いずれの場合もガス圧力を5mTorr程度の圧力に調整した。次いで前述の如く励磁コイル314, 315, 316のより磁界を形成し、マイクロ波発振器304から約1.75kWのマイクロ波をプラズマ生成室301へ導入し混合ガスをプラズマ化した。更に高周波電源310により電極308に高周波電力を約700W印加し、静電吸着により固定された半導体基板309上のバイアス電界を作用させてエッティングを行った。

【0015】その結果、酸化シリコン膜のエッティングレートは830nmと従来技術のエッティングレートに比べ約1.6倍も高くなった。このためフォトレジストとの選択比も6.4程度となり、図1の(b)に示すようにフォトレジストの後退も少なくなり、寸法変換差としては0.50μmのフォトレジスト寸法に対して0.02μm程度大きくなっただけであった。この時下地選択性は約40であった。

【0016】次に第2の実施例として、同じく穴加工において、C4F8/O2/Ar混合ガスを用いた酸化シリコン膜のエッティングをバーシャルエッティング工程とオーバーエッティング工程の2段階に分け、後者の工程でArの含量比を相対的に減じて選択性をより一層向上させた例である。このプロセスを図2(a), (b), (c)を参照しながら説明する。

【0017】まず、図2(a)に示すウエハーを電極308にセットし、C4F8ガス4.5sccmとO2ガス1.4sccmに対してArガスを2.50sccmの各々の割合で混合したガスを別々にガス導入管312より導入し、いずれの場合もガス圧力を5mTorr程度の圧力に調整した。次いで前述の如く励磁コイル314, 315, 316のより磁界を形成し、マイクロ波発振器304から約1.75kWのマイクロ波をプラズマ生成室301へ導入し混合ガスをプラズマ化した。更に高周波電源310により電極308に高周波電力を約700W印加し、静電吸着により固定された半導体基板309上のバイアス電界を作用させてバーシャルエッティングを行った。バーシャルエッティングは図2(b)に示すように酸化シリコン膜を約1200nmエッティングしたところであり、エッティング

時間で約87秒のところでエッティングを終えた状態である。

【0018】そこで、エッチング条件としてC4F8ガス4.5sccmとO2ガス1.4sccmに対してArガスを0sccmとし、ガス圧力を3mTorr、マイクロ波パワーは約1.75kW、高周波電力を約500Wに切り替え、残余部を除去するためのオーバーエッチングを9.5秒行った。このオーバーエッチング工程ではArガスを無くし、高周波電源パワーを低下させることによりArイオンによる入射イオンエネルギーを低減させた。これにより、図2(c)に示されるように下地基板シリコン203に対する選択性を高め、ダメージを低下させた条件で残余部を除去することができた。この結果、図2(c)に示すようにフォトレジストの後退も少なくなり、寸法変換差としては0.50μmのフォトレジスト寸法に対して0.05μm程度大きくなっただけであった。この時下地選択性は約70であった。このように2段階エッチングにより良好な高異方性、高選択性エッチングを行うことができた。

【0019】以上、本発明の実施例を図面に基づいて例を示したが、本発明は以上に述べたエッチング条件や装置などは当然これに限るものではない。

[0020]

【発明の効果】本発明の方法は、一般式が $C_m F_n$ (ただし m, n は原子数を示す自然数であり、 $m \geq 2, n \leq 2m$ の条件を満足する。) で表されるフルオロカーボン化合物と、酸素に Ar ガスのような不活性ガスを混合し、プラズマ化してエッチングすることにより、不活性ガスのイオンのスパッタ効果によりウェハーに対して垂直方向のエッチング量が多くなる。これにより酸化シリコン膜のエッチング速度を増大させ、フォトレジストの後退量を減少させる効果を有する。

【0021】本発明は、以上のような考え方を基本としているが、さらに一層の高選択化、低ダメージ化、低汚染化を目指す方法も提案する。それは酸化シリコン膜のエッチャングを下地材料層が露出する直前までのバーシャルエッチャング工程とそれ以降のオーバーエッチャング工程の2工程に分け、オーバーエッチャング工程においてエッ

チングガスの組成における不活性ガスの含量比を減する方法である。この方法によれば酸化シリコン膜のうち下地との界面付近において不活性ガスのスパッタ効果がバーシャルエッティング工程に比べて低下するため、より一層の高選択化と低ダメージ化が実現できる効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施例における工程の断面図である。

【図2】本発明の第2の実施例における工程の断面図である。

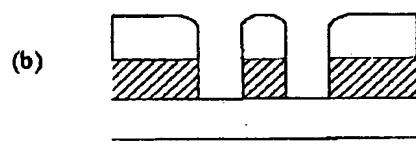
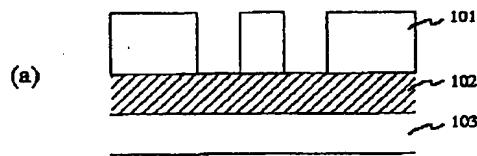
【図3】本発明の第1、2の実施例において使用したドライエッチング装置の概略図である。

【図4】従来技術における工程の断面図である。

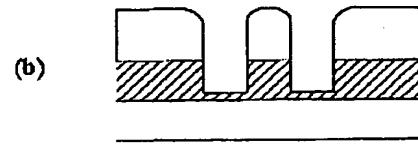
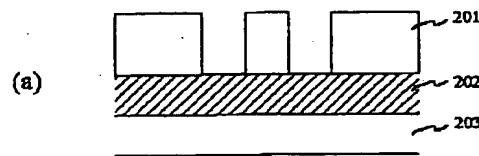
【符号の説明】

1 0 1 フォトレジスト
 1 0 2 酸化シリコン膜
 1 0 3 基板シリコン
 2 0 1 フォトレジスト
 2 0 2 酸化シリコン膜
 2 0 3 基板シリコン
 3 0 1 プラズマ生成室
 3 0 2 マイクロ波導入窓
 3 0 3 導波管
 3 0 4 マイクロ波発振器
 3 0 5 反応室
 3 0 6 プラズマ引出窓
 3 0 7 試料台
 3 0 8 電極
 3 0 9 半導体基板
 3 1 0 高周波電源
 3 1 1 直流電源
 3 1 2 ガス導入管
 3 1 3 真空ポンプ
 3 1 4、3 1 5、3 1 6 励磁コイル
 4 0 1 フォトレジスト
 4 0 2 酸化シリコン膜
 4 0 3 基板シリコン

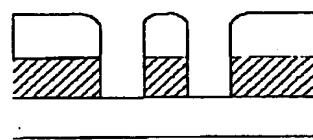
【図1】



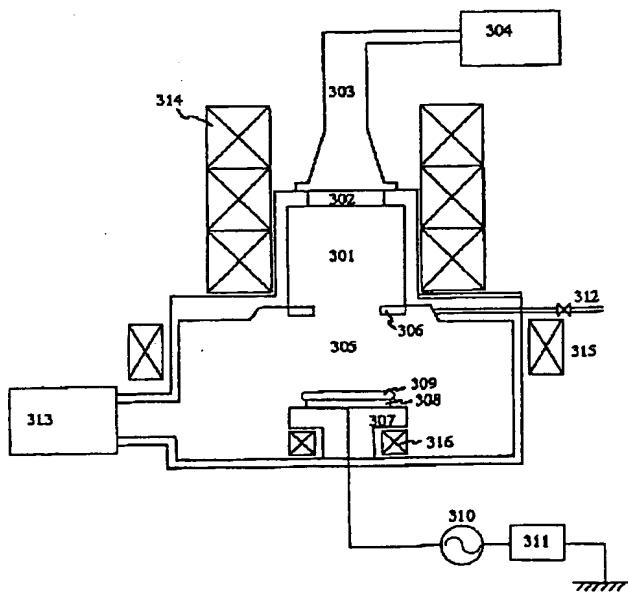
【図2】



(c)



【図3】



【図4】

